

SMOOTH START CIRCUIT FOR SWITCHING REGULATORS

Patent Number: JP54082051
Publication date: 1979-06-29
Inventor(s): MIYAMOTO JUNICHIRO
Applicant(s): NEC CORP
Requested Patent: ☐ JP54082051
Application Number: JP19770148226 19771212
Priority Number(s):
IPC Classification: G05F1/56; B23K11/24
EC Classification:
Equivalents:

Abstract

PURPOSE: To enable smooth start and prevent a bad effect to the external by setting up a minimum of two voltage splitting resistors and clamping resistors each, one switch, and a charge and discharge circuit in the error detection section of a power supply control section.

CONSTITUTION: Switching elements are turned ON and OFF by the pulse width modulated output corresponding to the deviation between output voltage E_o and reference voltage V_{ref} and the output voltage E_o is stabilized. The output voltage detection circuit for this case consists of two resistors R_3 and R_4 , clamping diodes D_1 and D_2 , and a charge and discharge capacitor C_1 . The delta wave voltage overlapping with the arbitrary reference voltage V_{ref} and the terminal voltage e_b of the capacitor C_1 are compared by a comparison circuit 14 as shown in (a) at the start time when a switch Q_1 closes and the switching element is turned ON and OFF by the pulse width modulated output as shown in (b), then output voltage slow rises as shown in (c).

Data supplied from the esp@cenet database - I2

⑩日本国特許庁(OP)

⑪特許出願公開

⑫公開特許公報(A)

昭54-82051

⑬Int. Cl.¹

識別記号

⑭日本分類

庁内整理番号

⑮公開 昭和54年(1979)6月29日

G 05 F 1/56

58 H 1

6945-5H

B 23 K 11/24

12 B 111

6570-4E

発明の数 1

審査請求 未請求

(全 4 頁)

⑯スイッチングレギュレータのソフトスタート
回路

東京都港区芝五丁目33番1号

日本電気株式会社内

⑰出 願 人 日本電気株式会社

東京都港区芝五丁目33番1号

⑱特 願 昭52-148226

⑲出 願 昭52(1977)12月12日

⑳代 理 人 弁理士 及川昭二 外1名

㉑発 明 者 宮本純一郎

明 細 書

1 発明の名称

スイッチングレギュレータの
ソフトスタート回路

2 特許請求の範囲

電源制御部の負荷検出部に設けた少なくとも2個の電圧分割用抵抗器と、2個のクランプ用ダイオードと、1個のスイッチと、1個の充電用コンデンサとをもつ充放電回路により構成されていることを特徴としたスイッチングレギュレータのソフトスタート回路。

3 発明の詳細な説明

本発明は小、中容量のスイッチングレギュレータの起動、停止制御に関し、特にICレギュレータを用いたパルス幅変調制御方式に適用しうるソフトスタート回路に関する。

現在多くの電子機器^{用電源}には、ほとんどスイッチングレギュレータが使用されている。しかるに、この方式のレギュレータはシリーズドロップ方式の電源に比べて利点は多いが、起動時の突入電流が

はなはだしく、特にスイッチングレギュレータの直流入力として交差入力^を直接整流した出力を使用する場合には、外部に対して悪影響をおよぼしやすく、保護用遮断器又はヒューズが誤動作する可能性は大きい。この誤動作を防止するために、定格電流容量よりも大きな容量の遮断器またはヒューズを使用する必要がある。

又、スイッチングレギュレータ出力平滑部のコンデンサが大容量になると、起動時に定格出力電圧まで一気に立上ろうとするために、コンデンサに流入する充電電流は過大なものとなり、スイッチング変換部にパルスストレスを使用している装置は起動失敗になる可能性を持つていた。

又、従来パルス幅制御方式のスイッチングレギュレータのスイッチングトランジスタには、起動時に前述のごとく出力電圧まで一気に立上ろうとするために、制御パルス幅としては最大幅のパルスが加わり、起動停止の繰返しにより素子の劣化にも注意する必要がある。

更に又、従来のスイッチングレギュレータは負

所の過渡的な変動に対して応答が遅いため、しばしば、起動時の出力電圧にオーバーシュートが見うけられていた。

本発明は従来の技術に内在する上記諸欠点を除去する為になされたものであり、従つて本発明の目的は、簡単な回路構成で電源起動時の入力突入電流を減少させると共に、起動失敗をなくし（安定な起動動作特性を有する）、又出力電圧のオーバーシュートをなくし、負荷側に安定な電源を供給することができるスイッチングレギュレータにおける新規なソフトスタート回路を提供することにある。

本発明に係るソフトスタート回路は、上記目的を達成する為、スイッチングレギュレータにおける電源制御部の調整検出部に設けた少なくとも2個の電圧分割用抵抗器と、2個のクランプ用抵抗と1個のスイッチと、1個の充電用コンデンサとをもつ充電回路により構成されている。

本発明はスイッチングレギュレータのパルス幅変調方式の制御部において、起動時、強制的に極

- 3 -

検出部すなわち抵抗器 $R3$ と抵抗器 $R4$ の接続点 A に接続されている。尚、1は定電圧電源の出力端子、2はアース端子、3は基準電圧入力端子、4は比較器14の出力端子、 RL は負荷を夫々示している。端子3に接続された比較器の非反転端子④（端子3）には、第2図に示す如く、任意の基準の直流電圧 V_{ref} に任意の周波数の三角波のリップル分 ΔV が重畳したものが印加されているものとする。

以下第2図を併用して第1図の回路の電気的動作を説明する。トランジスタ $Q1$ が開いた状態にあるときには B 点の電位 V_B は次の式で表わされる。

$$V_B = \frac{(R2 // R3 // R4) \cdot V_{cc}}{R1 + (R2 // R3 // R4)} \quad \dots \dots \dots (1)$$

但し、 $R2 // R3 // R4$ は互いの並列合成抵抗を表わす。

A 点の電位を V_A とすれば、 $V_A = V_B - V_{ce}$ で表わされ、電源系が停止状態を保持する条件は下記の様になる。

$$V_A > V_{ref} \text{ ピーク} \quad \dots \dots \dots (2)$$

- 5 -

特開昭54- 82051(2)

小パルスから任意の設定パルス幅に至るまで徐々に例えばスイッチングトランジスタをドライブすることにより、出力電圧をゼロボルトから定格出力になるまで任意の遅延時間を持たせることができ、出力コンデンサへの流入電流と出力電圧をソフトに立上がらせるものである。

次に本発明をその良好な一実施例について図面を参照しながら具体的に説明する。

第1図は本発明の一実施例を示す回路図である。図に於て、本発明に係るソフトスタート回路の一実施例は次の如く構成されている。制御部に供給された補助用の任意の電源 V_{cc} に接続された充電用抵抗器 $R1$ の他端は起動あるいは停止時にスイッチとして動作するトランジスタ $Q1$ とダイオード $D1$ のアノードに接続され（接続点 C ）、ダイオード $D1$ のカソードは放電用抵抗器 $R2$ と充電用コンデンサ $C1$ とダイオード $D2$ のアノードに接続され（接続点 B ）、抵抗器 $R2$ 、コンデンサ $C1$ 、トランジスタ $Q1$ の他端は接地されている。ダイオード $D2$ のカソードは比較部の反転端子と調整

- 4 -

上記の条件が満足されると、比較器の出力端子4には起動パルスは出ない。故に電源の出力電圧検出端子である出力端子1、2間には電圧は現われない。それは第2図a、b、cの左端の初期状態を意味する。

次にトランジスタ $Q1$ を閉じると、接続点 C はほぼゼロ電位になるから第1図のダイオード $D1$ はカントオフされてコンデンサ $C1$ への充電経路が断たれるので、コンデンサ $C1$ に充電された電荷はコンデンサ $C1$ と抵抗 ($R2 // R3 // R4$) の定数により B 点の電位 V_B は0ボルトに向つて放電を開始する。しかして、第2図cに見られる如く、 B 点の電位 V_B が基準電圧 V_{ref} のピーク値よりも下降し始めると、比較器14の出力は第2図bに示されるように極小パルスからしだいにパルス幅を広めて行くことにより、その出力パルスを起動パルスとし、電源系はスイッチング動作にはいる。その結果、調整検出端子としての出力端子1の出力電圧 V_o はしだいに上昇を始め、やがては $V_o > V_A$ となつてダイオード $D2$ がカントオフし、ソフト

-250-

- 6 -

(3)

スタート回路10はダイオードD2により制御部から切り離され、その後、A点の電位 e_a は通常の電圧制御動作を持続させ、B点の電位 e_b は0ボルトまで低下する。

又、停止する場合には、トランジスタQ1を閉くことにより前記した例式の条件が成立し、比較器出力は停止し、電圧系も停止に至る。

第1図におけるソフトスタート回路10の回路定数を任意に設定することにより、第2図の E_o で示す時間 t の値は任意に設定可能である。

第3図は本発明に係るソフトスタート回路10の周辺回路も含めたスイッチングレギュレータの一例を示すブロック図であり、トランジスタQ1は端子5から外部又は内部で自由に制御系をコントロールすることができ、トランジスタQ1の“オン”、“オフ”の制御信号はスイッチングレギュレータのメインスイッチと同期させてもよい。第3図において11は電力変換回路、12は増幅器、13は発振器、14は比較器、15は整形回路、16は検波器、17は電圧異常検出器を夫々示している。

- 7 -

過渡的なオーバーシュートによる悪影響をなくすることができ、電源及び被働の信頼性の向上に寄与できる。

4 図面の簡単な説明

第1図は本発明の一実施例を示す回路図、第2図は第1図の動作波形を示す図、第3図は本発明に係る回路の周辺部も含めたスイッチングレギュレータの一例を示すブロック図である。

10・・・ソフトスタート回路、11・・・電力変換回路、12・・・増幅器、13・・・発振器、14・・・比較器、15・・・整形回路、16・・・検波器、17・・・電圧異常検出器

特許出願人 日本電気株式会社

代理人 弁理士 及 川 昭

代理人 弁理士 熊 谷 雄 太 郎

特開昭54- 82051(3)

本発明に係る回路はスイッチングレギュレータのバルス幅制御方式では自動、他励の別なく使用できる。

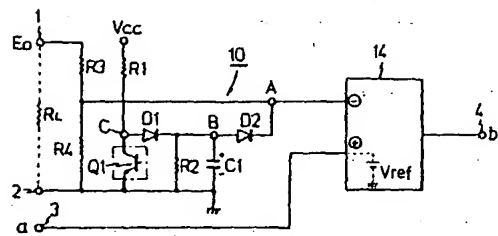
以上説明したように、出力電圧は0ボルトから任意の遅延時間後に規定の電圧に落ちることが判る。

故に本発明に係る回路を使用したスイッチングレギュレータの出力部には、電圧並びに電流共に規定値まで徐々に上昇し、起動時外部におよぼす突入電流あるいは負荷に対するオーバーシュートがなくなり、又パワースwitching部のスイッチングトランジスタも起動時の過負荷を考慮する必要がなくなり、電圧全体として信頼性は向上する。

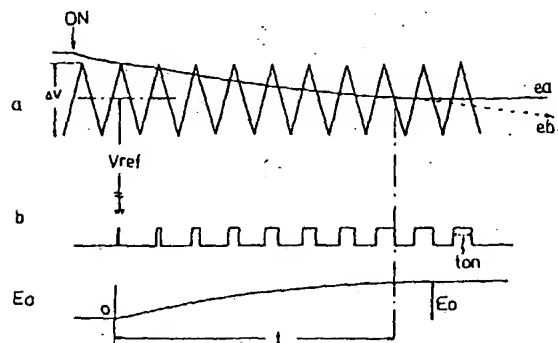
以上説明した実施例では、接続点Cと接地間のスイッチとしてトランジスタQ1を使用したのが、トランジスタの代りにリレー、その他の機械的スイッチを用いてもよいことは明らかである。

本発明は以上説明したように、ソフトスタートにすることによりまず入力突入電流を減少し、外部への悪影響をなくすることができ、次に負荷への

- 8 -



第1図



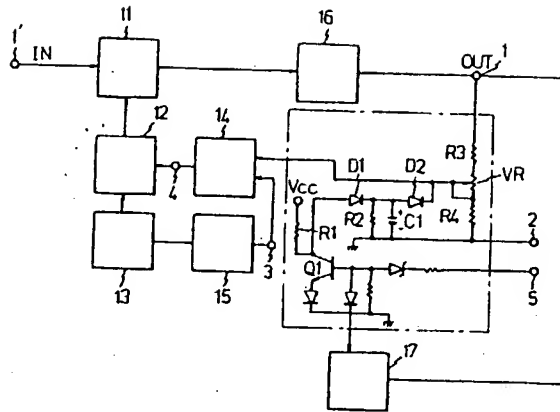
第2図

- 9 -

-251-

(4)

特昭昭54-82051(4)



第 3 図